



Politecnico di Milano

Dipartimento di Elettronica e Informazione

prof.ssa Anna Antola
prof. Fabrizio Ferrandi

prof.ssa **Cristiana Bolchini**

Reti Logiche A – Esame del 11 novembre 2008

Matricola _____

Cognome _____ Nome _____

Istruzioni

- È vietato portare all'esame libri, eserciziari, appunti e calcolatrici. Chiunque venga trovato in possesso di documentazione relativa al corso – anche se non strettamente attinente alle domande proposte – vedrà annullata la propria prova.
- Non è possibile fare uso di calcolatrici o altri dispositivi elettronici.
- È possibile scrivere con qualsiasi colore, anche a matita, ad eccezione del rosso.
- Non è possibile lasciare l'aula conservando il tema della prova in corso.
- Non sarà possibile sostenere la seconda prova in itinere se si otterrà una valutazione inferiore a 18/30
- Tempo a disposizione: 2 ore.

Esercizio1 (7 punti) _____

Esercizio2 (7 punti) _____

Esercizio3 (6 punti) _____

Esercizio4 (6+4 punti) _____

FP-CD

Esercizio n. 1

Date le due funzioni combinatorie completamente specificate

$$F1 = ON(1, 2, 3, 4, 6, 10, 12, 13, 14)$$

$$F2 = ON(1, 3, 4, 5, 9, 12, 13)$$

1) effettuare la sintesi indipendente e ottima delle due funzioni F1 e F2 con il metodo di Karnaugh identificando:

- gli implicantti primi e la loro forma algebrica,
- gli implicantti primi essenziali,
- la copertura ottima e il costo di copertura.

2) considerare la funzione $F3 = F1 \text{ AND } F2$ ed effettuare la sintesi ottima di F1 e F2 con il metodo di Karnaugh identificando:

- gli implicantti primi di F1, F2 e F3 e la loro forma algebrica
- gli implicantti primi essenziali,
- le coperture ottime di F1 e F2 **utilizzando gli implicantti primi di F1, F2 e F3** e il costo di copertura.

3) spiegare la differenza dei due metodi di copertura e il significato della funzione F3

Esercizio n. 2

Effettuare la sintesi delle due funzioni di seguito specificate utilizzando il metodo di Quine-McCluskey per funzioni a più uscite con costo di ogni implicantte pari ai suoi letterali.

$$F1 = ON(1, 4, 6, 9, 12, 14) + DC(5, 7, 13)$$

$$F2 = ON(2, 3, 6, 10, 11, 12) + DC(5, 7)$$

Descrivere con chiarezza ogni singolo passo svolto per arrivare alla soluzione.

Esercizio n. 3

Dati $A = +17$, 4375 e $B = -1$, 34375 codificati in decimale, rappresentarli entrambi in base 2, notazione IEEE 754 ed effettuare la somma $A+B$.

Nello svolgimento si mostrino **tutti** i passaggi effettuati.

Esercizio n. 4

Sia data una macchina combinatoria a 5 ingressi (a, b, c, d, e) e 2 uscite (Y1 e Y2) rappresentata dalla seguente rete multilivello:

$$V1 = ba + bc + d^2$$

$$V5 = c$$

$$V4 = a + c + V5$$

$$V2 = a^2b + ae + a^2bc + ae^2$$

$$Y1 = V4ec + V4ae + V1$$

$$Y2 = V5 + V2$$

Parte 1

Applicare in sequenza alla rete multilivello le trasformazioni sotto indicate e rispondere alle domande dove richiesto. Disegnare anche il modello della rete finale.

Nota Bene: per ogni trasformazione è **obbligatorio mostrare chiaramente tutti i passaggi** effettuati per ottenere il risultato stesso e riportare il **risultato della trasformazione**.

a) **COST()**: Calcolo del numero di letterali. La funzione COST() calcola il costo in letterali indipendentemente dalla forma (SOP o Multilivello) delle espressioni algebriche dei nodi.

b) **SIMPLIFY(V2)**: Minimizzazione a due livelli di V2.

c) **FACTOR(V1)**: Fattorizzazione del nodo V1.

d) **SWEEP()**: Eliminazione dei nodi costituiti da un solo letterale. Mostrare formalmente che il costo della rete ottenuta applicando tale trasformazione è non peggiorativo.

e) **FACTOR(V1)**: Fattorizzazione del nodo V1.

f) **COST()**

g) **SIMPLIFY(V4)**

h) **[V6] = EXTRACT(V1, V1)**: Estrazione di un fattore comune a V1 e V1. Il nodo V6 può essere un nuovo nodo o un nodo già presente nella rete.

i) **COST()**

j) **ELIMINATE(V2, -2)**: Eliminazione del nodo V2: la trasformazione viene accettata solo se l'incremento di area è inferiore o uguale alla soglia data (-2).

k) **SIMPLIFY(V1)**

l) **COST()**

Parte 2

Realizzare la rete combinatoria tramite PLA. Si indichino esplicitamente i termini prodotto del piano AND e le espressioni relative al piano OR, si disegni anche lo schema logico delle interconnessioni da programmare.