

Reti Logiche

Ingegneria Informatica e delle Telecomunicazioni

Facoltà di Ingegneria dell'Informazione



POLITECNICO
DI MILANO

Prof.ssa **Cristiana Bolchini**
Dr. **Antonio Miele**

ORARIO

CORSO:

Martedì 11:15 - 13:15 T01
Mercoledì 8:15 - 11:15 EG6

RICEVIMENTO:

Mercoledì 11:15 - 13:00

RECAPITI

- Cristiana Bolchini > tel.: 02 2399 3619 - email: cristiana.bolchini@polimi.it
- Antonio Miele > email: miele@elet.polimi.it

CONTENUTI DEL CORSO

- Il livello logico digitale: progetto di reti combinatorie
- Il livello logico digitale: progetto di reti sequenziali sincrone
- Aritmetica del calcolatore e architetture aritmetiche
- Dispositivi logici programmabili
- Il VHDL

NOTA:

La sintesi di reti combinatorie a più uscite mediante il metodo di Quine McCluskey e la riduzione degli stati di una macchina sequenziale sincrona costituiscono due argomenti **fondamentali** nell'ambito della teoria relativa alla progettazione di reti logiche e quindi del corso. Nel caso in cui i quesiti d'esame che coprono questi argomenti non dovessero essere svolti in modo sufficiente, l'esame non potrà essere superato, indipendentemente dallo svolgimento degli altri esercizi.

TESTI DI RIFERIMENTO

- C. Bolchini, C. Brandolese, F. Salice, D. Sciuto, Reti logiche, Apogeo, 2008
- F. Fummi, M.G. Sami, C. Silvano, Progettazione digitale, McGraw Hill
- M. M. Mano, C. Kime, Logic and Computer Design Fundamentals, 4/E, Prentice Hall, 2008

MATERIALE DI SUPPORTO

È disponibile una pagina web con una copia dei lucidi simili a quelli mostrati a lezione:

 <http://corsi.dei.polimi.it/RetiLogicheA/>

Nella pagina del corso sono presenti informazioni aggiuntive su alcuni argomenti specifici:

 <http://home.dei.polimi.it/bolchini/didattica/retilogichea/index.htm>

I temi d'esame dello scorso anno sono reperibili alla pagina seguente:

 <http://home.dei.polimi.it/bolchini/didattica/esami/index.htm>

MODALITÀ D'ESAME

L'esame consta di una prova scritta sull'intero programma del corso.

È possibile sostenere una prova orale per integrare la valutazione dello scritto, che comunque deve essere già sufficiente, nel caso in cui il docente lo ritenesse necessario/opportuno.

PROGETTO DI INGEGNERIA INFORMATICA

Sono disponibili argomenti per svolgere il progetto di Ingegneria Informatica sui seguenti temi:

- Analisi di circuiti semplici con proprietà di rilevazione guasti
- Iniezione di guasti in circuiti realizzati su FPGA
- Esplorazione dello spazio delle soluzioni per dispositivi affidabili realizzati su FPGA
- Problematiche di riconfigurabilità per dispositivi realizzati su FPGA



Qualsiasi messaggio email inviato ai docenti DEVE avere all'inizio del campo subject la sigla "RLA:" e DEVE essere firmato.